

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-117103

(43)Date of publication of application : 27.04.2001

(51)Int.Cl.

G02F 1/1339

G02F 1/1333

(21)Application number : 11-293794

(71)Applicant : NEC CORP

(22)Date of filing : 15.10.1999

(72)Inventor : SHIBAHARA SHIGEO

(54) LIQUID CRYSTAL DISPLAY DEVICE AND ITS MANUFACTURING METHOD

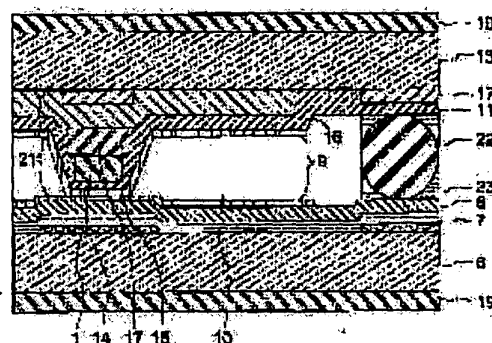
(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a uniform display picture and to prevent gap non-uniformity forming through thickening of a panel gap due to a liquid crystal accumulated in the picture lower part under high temperature.

SOLUTION: When an area ratio of a post spacer 21 is large, deformation of the post spacer 21 caused by pressure applied in baking a sealant in a panel manufacturing process and in press sealing treatment after liquid crystal injection is large.

When the area ratio of the post spacer 21 is increased, gap non-uniformity disappears while white unevenness in the lower edge is generated. When the area ratio of the post spacer 21 is decreased, the white unevenness in the lower edge disappears while the gap non-uniformity is generated.

Consequently it is necessary to set the optimal area ratio of the post spacer 21 with respect to the gap non-uniformity and the white unevenness in the lower edge. The area of the post spacers 21, arranged inside and outside the display region of a substrate, in contact with the substrate is set to a range of 0.05-0.15% of a pixel area.



1 ゲート電極	5 TFT基板	7 グラフ	11 オーバーコート
8 絶縁膜	6 配向膜	12 液晶	18 封入層
13 配向膜	14 彩色層	15 彩色層	22 シール材
16 封入層	19 封入層	21 封入層	
20 シール材			

LEGAL STATUS

[Date of request for examination] 04.09.2000

[Date of sending the examiner's decision of rejection] 15.01.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

. [Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

拒絶理由通知書

特許出願の番号	特願2000-342163
起案日	平成15年 1月23日
特許庁審査官	右田 昌士 9513 2X00
特許出願人代理人	西村 征生 様
適用条文	第29条第2項、第36条

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から60日以内に意見書を提出して下さい。

理 由

理由1

この出願は、特許請求の範囲の記載が下記の点で、特許法第36条第6項第2号に規定する要件を満たしていない。

記

(1) 請求項1-16に係る発明においては、該発明の構成である「柱状スペーサの柱密度」に関する定義が成されていないので上記発明は不明瞭である。

(発明の詳細な説明の第10段落には「柱状スペーサの柱密度」に関する定義が記載されているが、「密度」という語は他にも多様な解釈・認定が可能であるので、請求項1-16に係る発明の構成として前記「柱状スペーサの柱密度」に関する定義が成されていない以上、上記発明は明確とはいえない。

とくに、請求項1-4, 9, 10, 13-16に係る発明は「R、G、Bの3種類の単位画素から構成される1組の画素をマトリクス状に配置する」という構成を有さないので(如何なるカラーフィルタをどのような配置で設けているのか認識できないので)、該発明には、前記発明の詳細な説明の第10段落に記載された定義を適応することも出来ない。)

(2) 請求項1に係る発明の「極性が反対の信号が追加される2つの単位画素」という記載の技術的意味が不明である。

(単に「極性が反対の信号が印可される2つの単位画素」の誤記か、あるいは「2つの単位画素」に「一定の信号」が印可された後に「極性が反対の信号」が追加して印可されるのか、その場合前記「一定の信号」はどのようなものであるのか不明である。)

よって、請求項1-16に係る発明は明確でない。

理由2

この出願の下記の請求項に係る発明は、その出願前日本国内又は外国において頒布された下記の記事に記載された発明に基いて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第29条第2項の規定により特許を受けることができない。

記 (引用文献等については引用文献等一覧参照)

請求項1, 3, 5, 7, 13-16 引例1-引例3の何れか

請求項2, 4, 6, 8 引例1-4

請求項9-12 引例1-5

備考

理由1に記載したように「柱状スペーサの柱密度」に関する定義が成されていない以上、本願発明と引例1-引例3に記載された発明との間に明確な差異を認めることのできないので、本願発明は、引例1-引例3に記載された発明から当業者が容易に想到し得るものであると言わざるを得ない。

請求項2, 4, 6, 8について

ゲートライン反転駆動方式又はドット反転駆動方式は、一般的な(例えば引例4を参照)液晶表示素子の駆動方法である。

請求項9-12について

柱状スペーサがTFT基板のTFTのゲート電極上に配置される構造(周知: 例えば引例5を参照)を引例1-引例3に適用し、請求項9-12に係る発明とすることは、当業者にとって容易である。

引用文献等一覧

引例1: 特開2000-305089号公報

引例2: 特開平5-19267号公報

引例3: 特開平11-344700号公報

引例4: 特開平6-202140号公報

引例5: 特開昭60-182414号公報

なお、この拒絶理由に不明な点がある場合、又は、この案件について面接を希望する場合は、審査第二部光デバイス(光制御) 右田(特許庁内線3293)までご連絡下さい。

NIC.094

先行技術文献調査結果の記録

・調査した分野 IPC第7版 G02F1/1339
G02F1/133

・先行技術文献 特開2001-117103号公報

この先行技術文献調査結果の記録は、拒絶理由を構成するものではない。

NIS.044

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2001-117103
(P2001-117103A)

(43)公開日 平成13年4月27日 (2001.4.27)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
G 0 2 F 1/1339	5 0 0	G 0 2 F 1/1339	5 0 0 2 H 0 8 9
	5 0 5		5 0 5
1/1333		1/1333	

審査請求 有 請求項の数 7 O L (全 10 頁)

(21)出願番号 特願平11-293794

(22)出願日 平成11年10月15日 (1999. 10. 15)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 芝原 栄男

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100075306

弁理士 菅野 中

Fターム(参考) 2H089 LA09 LA13 LA19 LA20 NA38

NA48 QA06 QA14 TA04 TA09

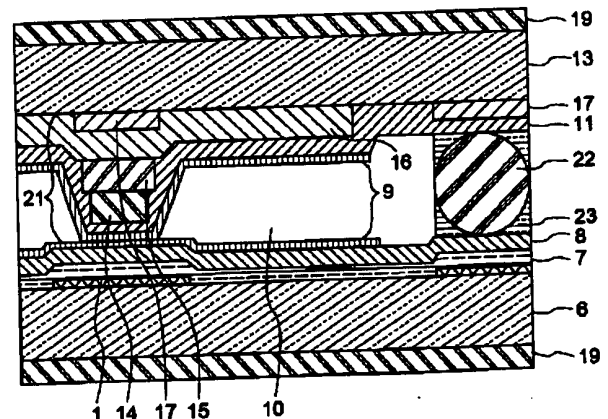
TA12 TA13 TA15

(54)【発明の名称】 液晶表示装置及びその製造方法

(57)【要約】

【課題】 均一な表示画面を得るとともに、高温時に画面下部に液晶が溜まってパネルギャップが厚くなることにより発生するギャップムラの発生を防止する。

【解決手段】 柱状スペーサー21の面積比が大きい場合は、パネルの製造工程でのシール焼成の圧力、液晶注入後の加圧封孔時の圧力に対する柱状スペーサー21の変形量が大きくなる。柱状スペーサー21の面積比を大きくすると、ギャップムラはなくなるが、下辺の白ムラが発生する。また柱状スペーサー21の面積比を小さくすると、下辺の白ムラはなくなるが、ギャップムラが発生することになる。したがって、ギャップムラと下辺白ムラに対して最適な柱状スペーサー21の面積比を設定する必要がある。基板の表示領域の内外に配置した柱状スペーサー21の基板との接する面積を1画素の面積の0.05%~0.15%の範囲に設定する。



1 ゲート電極 6 TFT基板 7 ゲート絶縁膜 11 オーバーコート
8 保護膜 9 配向膜 10 液晶 16 緑色層
13 CF基板 14 赤色層 15 青色層 22 シール内スペーサ
17 BM層 19 偏光板 21 柱状スペーサ 23 シール材

【特許請求の範囲】

【請求項 1】 対をなす基板間のギャップ内に液晶を介装し、電界を印加して駆動する液晶表示装置であって、ギャップを保持する柱状スペーサーは、前記基板のいずれか一方、または両方に形成しており、前記柱状スペーサーが表示領域の内外またはいずれか一方で基板と接する面積を 1 画素の面積の 0.05%~0.15% の範囲に設定したことを特徴とする液晶表示装置。

【請求項 2】 前記対をなす基板間を貼り付けるシール材内にシール内スペーサーを内装し、そのシール内スペーサーの径の調整により表示領域の内外での基板間ギャップを均一化することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】 前記シール材近傍及び、シール材と補助シール材との間に柱状スペーサーが有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】 前記シール内スペーサーの径は、色層の膜厚を $A \mu m$ 、前記色層を被覆するオーバーコート膜の膜厚を $B \mu m$ 、配向膜の膜厚を $C \mu m$ 、前記柱状スペーサーの高さを $D \mu m$ 、前記基板を被覆する保護膜の膜厚を $E \mu m$ 、薄膜トランジスタのゲート絶縁膜の膜厚を $F \mu m$ 、薄膜トランジスタのゲート電極の膜厚を $G \mu m$ 、遮光用ブラックマトリクス層の膜厚を $H \mu m$ とした場合、シール内スペーサーの径 $= (A + B + 2C + D + E + F + G) - H - B - E - F - G = A + D + 2C - H (\mu m)$ として表されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】 前記シール内スペーサーの径は、実際のシール内スペーサー径 \leq (計算によるシール内スペーサー径 $+ 2 \mu m$) の範囲で決定することを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 6】 表示面周辺部分にギャップ大の領域をシール近傍の画面と反対側の柱を削除することによって形成したことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】 対をなす基板間のギャップ内に液晶を充填し、前記基板の周辺部を貼り合わせる液晶表示装置の製造方法であって、前記基板を貼り合わせる工程における基板貼り付け、貼り付け後の基板位置の微調整のステップにおいて、基板にかかる圧力を $0.01 N/m^2$ 以上 $6 kN/m^2$ 以下であることを特徴とする液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、カラーフィルタ上にスペーサーを形成したカラーフィルタを用いた横電界の液晶表示装置及びその製造方法に関するものである。

【0002】

【従来の技術】 近年、LCD は軽量・薄型・低消費電力などの特性を生かし、各種情報機器端末やビデオ機器な

どに使用されている。これらの LCD は、TN (ツイスト・ネマチック) 及び STN (スーパー・ツイスト・ネマチック) 型として構成されているが、視野角が比較的狭いという問題があり、イン・プレーン・スイッチング (IPS: In-Plane-Switching) 方式の LCD が提案されている。

【0003】 次に上述した IPS 方式の LCD を、本発明を説明するための図面を使って説明する。従来例に係る IPS 方式の LCD は図 1 において、ガラスのような透明な基板である TFT 基板 6 と CF 基板 (カラーフィルタ基板) 13 との周囲が図示しないシール材で封止され、これら TFT 基板 6 と CF 基板 13 とシール材とによって形成された空間内に液晶 10 が封入され、横電界が印加されて駆動する構造になっている。

【0004】 図 1 において TFT 基板 6 は、ガラスのような透明な基板であり、TFT 基板 6 の内面には図 3 に示すように、一対の櫛歯状の透明な共通電極 2 と画素電極 3 とが互いに噛み合った状態で、かつ相互間が絶縁されて形成されており、他方の CF 基板 13 には、各画素電極 3 に対応してカラーフィルタ (図 1 では緑色層 16 のカラーフィルタのみを図示) が形成されており、TFT 基板 6 及び CF 基板 13 の各内面には配向膜 9 がそれぞれ形成されている。

【0005】 配向膜 9 は図 4 に示すように、共通電極 2 と画素電極 3 の各櫛歯と垂直な方向 $\theta 3$ に対して角度 $\theta 1$ の方向に配向処理 (ラビング処理) がされている。

【0006】 また TFT 基板 6 及び CF 基板 13 の外面には図 1 に示すように、偏光板 19 が形成され、その一方の偏光板 19 の偏光方向は配向方向 $\theta 1$ と同一になっているが、その他方の偏光板 19 の偏光方向は配向方向 $\theta 1$ と直交する方向 $\theta 2$ になっている。

【0007】 図 5 (a) に示すように共通電極 2 と画素電極 3 の間に電圧を印加しない状態では、LCD に入射された光は入射側の偏光板 19 により直線偏光とされ、その偏光方向と液晶分子 22 の長軸方向とが一致しているため、偏光方向を変えられることなく液晶 10 を透過することとなり、出射側の偏光板 19 に達した光の偏光方向は偏光板 19 の偏光方向と直交することとなり、遮断される。

【0008】 図 5 (b) に示すように共通電極 2 と画素電極 3 の間に電圧を印加すると、これら電極 2、3 の櫛歯間の電界により液晶分子 22 の長軸方向が、電極 2、3 の櫛歯の長手方向と直交する方向に曲げられる。したがって、偏光板 19 により直線偏光とされた光は、液晶 10 を透過する際に液晶 10 の複屈折により楕円偏光に変化し、偏光板 19 を透過する。

【0009】 このような LCD において画像を表示するには、例えば共通電極 2 と画素電極 3 を各画素対応に設け、その一方の電極を走査電極とし、その他方を信号電極として、従来の単純マトリクス (XY マトリクス) L

3

CDと同様に表示する方法がある。

【0010】また他の画像表示方法としては、従来のTFT（薄膜トランジスタ）アクティブマトリクスLCD（以下、AM-LCDという）と同様に、TFT基板6の内面に各画素ごとに共通電極2と画素電極3と共にスイッチング素子としてTFTを形成し、各画素を選択表示する方法がある。なお、AM-LCDではTFTのような三端子スイッチング素子以外にダイオードやバリスタ等の二端子スイッチング素子を設ける場合もある。

【0011】上述したIPS方式のLCDは視野角が広いので、従来のCRTディスプレイの置換え用として需要が高まっている。

【0012】

【発明が解決しようとする課題】ところで、従来使用されているTNモードやIPSモード（横電界方式）などのカラー液晶表示素子は、通常液晶層の厚み（セルギャップ）を保持するために、一般に薄膜トランジスタ（TFT）や複数の走査電極などを具備した電極基板とカラーフィルタ側の基板との間にプラスチックビーズ又はガラス繊維をスペーサーとして使用している。

【0013】ここで、プラスチックビーズなどのスペーサーは散布されるため、TFT基板6とCF基板13の間のどの位置（面内位置）に配置されるかは定まっていない。プラスチックビーズなどをスペーサーとして用いるカラー液晶表示素子においては、プラスチックビーズなどのスペーサーの位置が定まっておらず、画素上に位置するスペーサーによる光の散乱や透過により液晶表示素子の表示品位が低下するという問題がある。

【0014】プラスチックビーズなどのスペーサーを散布して使用する液晶表示素子には、この他にも下記の問題がある。すなわち、スペーサーが球状あるいは棒状の形であり、セル圧着時に点または線で接触するために、配向膜や透明電極が破損し、表示欠陥が発生しやすいという問題がある。

【0015】さらに配向膜19や透明電極2、3の破損により、液晶10が汚染され、電圧が低下しやすいという問題がある。またスペーサーを均一に散布する工程が必要であり、或いはスペーサーの粒度分布を高精度に管理することが必要であるため、簡便な方法で安定した表示品位の液晶表示素子を得ることが困難である。

【0016】そこで、特許第2751392号及び特開平10-104606号公報には、カラーフィルタを形成する着色層を重ね合わせた構造をスペーサーとして用いた液晶表示素子が提案されている。

【0017】上述した特許第2751392号及び特開平10-104606号公報に開示されたスペーサーは、従来のカラーフィルタの製造プロセスに追加工程が必要でないため、従来と同じコストでカラーフィルタを作成することが可能であり、今後普及が予想されている。

4

【0018】また特開平10-82909号公報には、従来構造のカラーフィルタに別途スペーサーを形成する方法がある。この場合のスペーサーの形成方法としては、オーバーコート層をパターニングする等がある。

【0019】この方法では、追加工程が必要になるため、従来よりはコストが割高になる。このようなスペーサー（以下、柱状スペーサーという）を有するカラーフィルタを液晶表示装置に用いる場合、TN型の液晶表示装置においては、スペーサーの対向基板への付き当て部の透明電極が対向基板の電極と短絡するのを防ぐため、対向基板若しくはスペーサー上部に絶縁膜を形成する必要がある、或いはスペーサーの形成位置、サイズに制限を設ける必要がある、カラーフィルタの作成を困難にしている。

【0020】一方、IPS方式のLCDは対向基板に電極が形成されていないため、スペーサーの形成位置、サイズに制限が少なく、TN型と比較して、設計の自由度が大きい。

【0021】しかしながら、IPS方式のLCDは外界の温度が上昇すると、パネル内部の液晶10と液晶10に直接接している配向膜9との摩擦係力（表面張力）が弱まり、液晶表示装置を立てて使用する場合は、重力により液晶10がパネル下部に下降するため、パネル下部に液晶10が溜まることによって下部のパネルギャップが厚くなり、結果として下部の輝度とその他の部分の輝度差がムラとなって見える現象が発生していた（下辺白ムラ）。

【0022】本発明の目的は、均一な表示画面を得るとともに、高温時に画面下部に液晶が溜まってパネルギャップが厚くなることによって発生するギャップムラの発生を防止した液晶表示装置及びその製造方法を提供することにある。

【0023】

【課題を解決するための手段】前記目的を達成するため、本発明に係る液晶表示装置は、対をなす基板間のギャップ内に液晶を介装し、電界を印加して駆動する液晶表示装置であって、ギャップを保持する柱状スペーサーは、前記基板のいずれか一方、または両方に形成しており、前記柱状スペーサーが表示領域の内外またはいずれか一方で基板と接する面積を1画素の面積の0.05%~0.15%の範囲に設定したものである。

【0024】また前記対をなす基板間を貼り付けるシール材内にシール内スペーサーを内装し、そのシール内スペーサーの径の調整により表示領域の内外での基板間ギャップを均一化するものである。

【0025】また前記シール材近傍及び、シール材と補助シール材との間に柱状スペーサーが有するものである。

【0026】また前記シール内スペーサーの径は、色層の膜厚をA μ m、前記色層を被覆するオーバーコートの

5

膜厚を $B \mu m$ 、配向膜の膜厚を $C \mu m$ 、前記柱状スペーサーの高さを $D \mu m$ 、前記基板を被覆する保護膜の膜厚を $E \mu m$ 、薄膜トランジスタのゲート絶縁膜の膜厚を $F \mu m$ 、薄膜トランジスタのゲート電極の膜厚を $G \mu m$ 、遮光用ブラックマトリクス層の膜厚を $H \mu m$ とした場合、シール内スペーサーの径 $= (A+B+2C+D+E+F+G) - H - B - E - F - G = A+D+2C-H$ (μm)として表されるものである。

【0027】また前記シール内スペーサーの径は、実際のシール内スペーサー径 \leq (計算によるシール内スペーサー径 $+2 \mu m$)の範囲で決定するものである。

【0028】また表示面周辺部分にギャップ大の領域をシール近傍の画面と反対側の柱を削除することによって形成したものである。

【0029】また本発明に係る液晶表示装置の製造方法は、対をなす基板間のギャップ内に液晶を充填し、前記基板の周辺部を貼り合わせる液晶表示装置の製造方法であって、前記基板を貼り合わせる工程における基板貼り付け、貼り付け後の基板位置の微調整のステップにおいて、基板にかける圧力は $0.01 N/m^2$ 以上 $6 kN/m^2$ 以下である。

【0030】

【発明の実施の形態】以下、本発明の実施の形態を図により説明する。

【0031】(実施形態1) 図1は、本発明の実施形態1に係る液晶表示装置を示す図であって、図2のA-A線断面図である。図2のA-A線断面図は、緑色層のカラーフィルターの部分を断面した図である。図3は、薄膜トランジスタ(TFT)を示す平面図である。

【0032】図1に示すように、厚みが $1.1 mm$ で表面を研磨した透明基板であるガラス基板をTFT基板6、CF基板(カラーフィルター基板)13として用い、TFT基板6とCF基板13の間に液晶10を介装している。

【0033】一方のTFT基板6には図3に示すように、一対の櫛歯状の透明な共通電極2と画素電極3とが互いに噛み合った状態で、かつ相互間が絶縁されて形成され、かつ薄膜トランジスタ(以下、TFTという)18が形成されている。

【0034】図3に示すようにTFT18のゲート電極1には走査信号が入力され、TFT18のソース電極には画素電極3が結線され、TFT18のドレイン電極5には映像信号が入力されるようになっている。また共通電極2には、後述する柱状スペーサー21を接触させる幅広の柱状スペーサー接触部4が設けられている。また共通電極2とゲート電極1は同層に位置し、ドレイン電極5と画素電極3は同層に位置し、さらに共通電極2及びゲート電極1と、ドレイン電極5及び画素電極3は、異なる層に形成された金属層をパターン化して構成されている。さらに蓄積電荷素子は、画素電極3と共通電極

6

2との間にゲート絶縁膜7を挟む構造として形成されている。

【0035】図3に示す具体例において画素電極3の2本の櫛歯は、共通電極2の3本の櫛歯間にそれぞれ配置されている。画素ピッチは、縦方向(すなわち、ドレイン電極5相互間)が $270 \mu m$ 、横方向(すなわち、ゲート電極1相互間)が $90 \mu m$ である。前述の各電極2、3の幅は、ゲート電極1、ドレイン電極5、共通電極2の複数画素間に跨る配線部分は広めに設定され、線欠陥を防止するようになっており、その幅は、それぞれ $10 \mu m$ 、 $7 \mu m$ 、 $7 \mu m$ に設定されている。また画素内部の画素電極3と共通電極2の幅は、開口率を高くするため狭い幅になっており、 $3 \mu m$ に設定している。

【0036】さらに画素電極3と共通電極2の間には、ゲート絶縁膜7の一部を介装して $10 \mu m$ の間隙が確保されている。画素数は、 1600×3 (R, G, B)本の信号配線電極と 1200 本の走査配線電極とにより、 $1600 \times 3 \times 1200$ 個としてある。

【0037】他方のCF基板13には図1に示すように、表示部分以外から洩れる光を遮光するBM層(ブラックマトリクス層)17を各色のカラーフィルターの形成位置にそれぞれ形成し、BM層(ブラックマトリクス層)17の位置にカラーフィルターをそれぞれ形成する。図1では、緑色層16のカラーフィルターをBM層(ブラックマトリクス層)17の位置に形成した状態を断面して示している。

【0038】さらに図1に示すように、一方のTFT基板6のゲート絶縁膜7上には窒化シリコン等の保護膜8が形成され、その上にポリイミド等の配向膜9が塗布され、配向膜9にラビング処理が施されている。

【0039】さらに他方のCF基板13には、TFT基板6との間隔(ギャップ)を保持する柱状スペーサー21が形成されている。図1に示す柱状スペーサー21は、CF基板13のBM層17上に緑、青、赤の色層16、15、14を積み重ねることにより柱状に突出して形成されており、柱状スペーサー21は、幅広の柱状スペーサー接触部4に突き当てられるようになっている。図1の例では、柱状スペーサー21の高さは、 $4.0 \mu m$ に設定している。

【0040】さらにCF基板13の色層上には、色層14、15、16からの不純物溶出を防止するためのオーバーコート11が形成され、最表面にポリイミド等の配向膜9が塗布され、配向膜9にラビング処理が施されている。

【0041】ここで、カラーフィルター上に形成された柱状スペーサー21は、特に着色層の重ねで形成されたものでなくてもよく、例えばオーバーコート11をパターン化したものでもよい。

【0042】また柱状スペーサー21の頂上がTFTに接する位置は図3に示すゲート電極1上の柱状スペー

一接触部 4 であり、したがって柱状スペーサー 21 の配置は図 2 に示すように画素ピッチでの配置となり、表示面の R、G、B 各画素（カラーフィルタ）毎に配置する。表示面以外では、柱状スペーサー 21 は、シール材 23、補助シール材 24 の位置を除く部分に配置しており、したがってシール材 23 のない注入孔部や、シール材とシール材の間には柱状スペーサー 21 を配置している。

【0043】また図 1 に示すように TFT 基板 6 と CF 基板 13 の外側には偏光板 19 が添着されている。図 4 に示すように、一方の偏光板 19 の偏光透過軸は、 $\theta 1 = 75^\circ$ に設定され、他方の偏光板 19 の偏光透過軸 $\theta 2$ は、前述の偏光板 19 の偏光透過軸に直交する $\theta 2 = -15^\circ$ に設定されている。

【0044】前述したようなアクティブマトリクス型液晶表示素子が形成される TFT 基板 6 の液晶との界面を形成する配向膜 9 上のラビング方向と、ブラックマトリクス付カラーフィルタが形成された CF 基板 13 の液晶との界面を形成する配向膜 9 上のラビング方向は互いにほぼ平行であり、印加電界方向 $\theta 3$ とのなす角度 $\theta 1$ を 75 度に設定している。

【0045】TFT 基板 6 と CF 基板 13 は、シール材 23、24 によって張り合わされる。シール材 23 内にはギャップを保つため、図 1 に示すようにシール内スペーサー 22 が設けられる。シール 23 材は図 2 に示すように、液晶 10 を注入するための注入孔 25 を除いた表示画面の周囲を囲む位置に設けてある。

【0046】基板 6、13 間には、誘電率異方性 $\Delta \epsilon$ が正でその値が 7.0 であり、かつ屈折率異方性 Δn が 0.070 (589 nm、20℃) のネマチック液晶 10 を挟んで液晶パネルが構成される。

【0047】また TFT 基板 6 と CF 基板 13 を張合わせたシール材 23 の位置には柱状スペーサー 21 が設けられていない。これは、シール材 23 内のスペーサー 22 と柱状スペーサー 21 とが突き当たると、その部分での基板 6、13 間のギャップが（柱状スペーサー 21 + スペーサー 22）の高さとなり、表示領域での基板 6、13 間のギャップと均一にならないためである。

【0048】シール内スペーサー 22 の径は、緑色層 16 の膜厚を $A \mu m$ 、オーバーコート 11 の膜厚を $B \mu m$ 、配向膜 9 の膜厚を $C \mu m$ 、柱状スペーサー 22 の高さを $D \mu m$ 、TFT の保護膜 8 の膜厚を $E \mu m$ 、ゲート絶縁膜 7 の膜厚を $F \mu m$ 、ゲート電極 1 の膜厚を $G \mu m$ 、BM 層 17 の膜厚を $H \mu m$ とした場合、以下の計算によって決定する。

【0049】シール内スペーサー 22 の径 = $(A + B + 2C + D + E + F + G) - H - B - E - F - G = A + D + 2C - H (\mu m)$

ここで、柱状スペーサーの高さ D とは、緑色層 16 上でのオーバーコート 11 の表面から柱状スペーサーの高さ

の頂上までの高さとする。

【0050】ただし、実際にはシール内スペーサー 22 の径が、CF 基板 13 の BM 層 17、オーバーコート 11 にめり込むため、実際のシール内スペーサー 22 の径 \leq (計算によるシール内スペーサー 22 の径 + $2 \mu m$) の範囲で決定する。

【0051】また本発明では、シール 23 内に設けたシール内スペーサー 22 の下層にはゲート電極 1 と同時に形成される層が存在するが、そのものが存在しない場合は、シール内スペーサー 22 の径 = $(A + B + 2C + D + E + F + G) - H - B - E - F = A + D + 2C + G - H (\mu m)$ となる。この場合も実際のシール内スペーサー 22 の径 \leq (シール内スペーサー 22 の径 + $2 \mu m$) の範囲で決定する。

【0052】本発明の実施形態に係る液晶表示装置を製造するには、CF 基板 13 及び TFT 基板 6 に配向膜 9 をそれぞれ印刷し、その配向膜 9 にラビング処理が施した後、TFT 基板 6 にシール材 23 と補助シール材 24 を印刷する。

【0053】次に CF 基板 13 と TFT 基板 6 を貼り合わせる。この工程は重ね合わせ装置で行われるが、ステップとしては、①基板非接触の位置合わせ、②基板貼り付け、③基板接触で位置微合わせの 3 ステップで行われる。

【0054】①のステップでは、まず CF 基板 13、TFT 基板 6 を非接触で位置合わせを行い、②のステップで貼り合わせるが、接触時の衝撃でズレが生じるため、③のステップでは、両基板 6、13 を接触させたまま再度位置の微調整を行う。ここでは、シール材の密着性を高めるため、圧力をかけながら②、③のステップを行っている。

【0055】従来の球形スペーサーであれば、球形であるためコロの役割を果たすので、圧力をかけても基板を動かすことが可能である。ところが、上述の柱状スペーサーの場合は、頂上が平面であるから、基板間で摩擦力を生じるため、ある圧力以上では動かない不具合を生じる。水準実験の結果、柱頂上の面積によらず、 $0.01 N/m^2$ 以上 $6 kN/m^2$ 以下の圧力でないと、基板 6、13 間を相互にずらすことができず、基板 6、13 間の位置の微調整を行うことができないことが分かった。そこで本発明では、②基板貼り付け、③基板接触で位置の微調整を $0.01 N/m^2$ 以上 $6 kN/m^2$ 以下の圧力で行った。この基板貼り合わせ後、シール焼成装置にて圧力と温度をかけてシール材 23、24 を固める。

【0056】その後、重ね合わせた基板 6、13 から必要部分を切り出すパネル切断を行い、注入孔 25 より液晶 10 を注入し、施蓋した後に偏光板 19 を基板 6、13 の表面に貼り付ける。

【0057】液晶注入前のパネルギャップ（基板 6、13 間のギャップ）形成時に問題となるのは、シール焼成

装置にて圧力と温度を加えて、シール材23、24を固める工程において、柱状スペーサー21の配置によってパネルギャップの仕上がりが増加することにある。例えば、表示面のみに柱状スペーサー21を配置した場合は図11に示すように、シール焼成時の圧力により、非表示面に相当する基板6、13間のギャップが増加し、周辺ギャップムラ状態となる。

【0058】本発明の実施形態によれば、シール材23以外の非表示面にもスペーサー21、24を配置するため、非表示面がつぶれることがなく、周辺ギャップムラになることはない。なお、非表示面にスペーサー21、24を配置する場合にも均等に配置しないと、その部分の近傍にギャップムラが発生するため、均等に配置することが必要である。

【0059】液晶注入後は、液晶漏れを防ぐため注入口25を封止する必要がある。このとき、過剰な液晶10を押し出すために基板6、13を加圧して液晶10を押し出した後、注入口25をUV硬化樹脂で封止する（加圧封孔）。

【0060】過剰な液晶10を押し出して基板6、13間を若干減圧した状態にすることにより、高温時に画面下部に液晶10が溜まることによって発生するギャップムラ（下辺白ムラ）の発生を防止することができる。

【0061】加圧封孔後は、偏光板19を基板6、13に貼ることにより液晶表示装置が完成する。このような液晶表示装置を用いて表示を行うには、低電圧

（V_{OFF}）で暗状態、高電圧（V_{ON}）で明状態をとるノーマリブラック特性を採用して制御した場合、図5に示すように液晶分子22は、配向されて明状態、暗状態を生成する。

【0062】すなわち暗状態の場合、図5（a）に示すように、液晶分子22は、ラビング方向に並ぶように配向される。この液晶分子の配向方向と2枚の偏光板19との作用により、表示装置は暗状態に制御される。

【0063】また、明状態の場合、図5（b）に示すように、液晶分子22は、印加された電界よりラビング軸から一定の角度だけ回転した方向に配向される。これにより、表示装置は、明状態に制御される。

【0064】このような液晶表示装置は外界の温度が上昇すると、パネル内部の液晶10と液晶10に直接接している配向膜9との摩擦力（表面張力）が弱まり、液晶表示装置を立てて使用する場合は、重力により液晶10がパネル下部に下降する。

【0065】このため、パネル下部に液晶10が溜まることによって下部のパネルギャップが厚くなり、結果として下部の輝度とその他の部分の輝度差がムラとなって見える現象が発生する（下辺白ムラ）。これを防止するためには、液晶注入後にパネルを加圧して液晶を押し出した後、注入口25をUV硬化樹脂で封止する（加圧封

孔）が有効である。

【0066】このようにすると、パネルの変形体積分（または、押し出された液晶の体積分）だけ液晶パネル内部が減圧される。したがって、減圧分＝（大気圧－パネル内圧）だけパネルが外部から圧力を常に受けるようになり、高温時の液晶下降を阻止することができる。

【0067】したがって加圧封孔時のパネルの変形が少ないと、減圧分が少ないため高温時表示ムラは発生しやすくなる。変形は、パネルギャップを支える柱状スペーサー21の設置密度を変えることによって制御することができる。当然ではあるが、柱状スペーサー21の設置密度が低いと柱状スペーサー21の1個に加わる圧力が大きくなるため変形しやすく、逆に柱状スペーサー21の設置密度が高いと柱状スペーサー21の1個に加わる圧力が小さくなるため変形しにくい。ここでは、柱状スペーサー21の設置密度を表現するのに1画素の面積に対する柱状スペーサー21の面積比で表すことにする。

【0068】下辺白ムラに対しては、1画素の面積に対する柱状スペーサー21の設置密度が低い方が有利ではあるが、逆に変形しやすくとパネル面内で変形のバラツキが大きくなり、ギャップの違いによる表示ムラが発生する（ギャップムラ）。このため、ギャップムラと下辺白ムラのバランスをとることが重要である。

【0069】図6は、柱状スペーサー21の配置及び設置密度と、高温時に画面下部に液晶10が溜まることによって下部のパネルギャップが厚くなることにより発生するムラ（下辺白ムラ）の発生との関係を示した図である。図6において、横軸は画素面積に対する柱状スペーサー21の面積比、左縦軸はギャップムラの程度、右縦軸はギャップムラの程度下辺白ムラの発生温度である。

【0070】柱状スペーサー21の面積比＝（柱状スペーサー21の面積／柱状スペーサー21が支える画素面積）になる。ここで柱状スペーサー21の面積比を変えて、ギャップムラと下辺白ムラの発生状況を示した。

【0071】柱状スペーサー21の面積比が大きい場合は、前述したようにパネルの製造工程でのシール焼成の圧力、液晶注入後の加圧封孔時の圧力に対する柱状スペーサー21の変形量が大きくなる。

【0072】図6に示すように柱状スペーサー21の面積比を大きくすると、ギャップムラはなくなるが、下辺の白ムラが発生する。

【0073】また柱状スペーサー21の面積比を小さくすると、下辺の白ムラはなくなるが、ギャップムラが発生することになる。

【0074】したがって、ギャップムラと下辺白ムラに対して最適な柱状スペーサー21の面積比を設定する必要がある。

【0075】下辺白ムラ発生の温度を55℃、ギャップムラ程度を2を下限とすると、図6から明かなように最も最適な柱状スペーサー21の面積比は0.1%付近

であり、0.05%~0.15%の範囲に柱状スペーサー21の面積比を設定するのが良いことが実験の結果分かった。

【0076】（実施形態2）図7は、本発明の実施形態例2におけるCF基板上での柱状スペーサーの配置を示す図である。

【0077】本発明の実施形態1において画素面積 $270\mu\text{m}\times90\mu\text{m}$ に対して柱状スペーサー21の面積比を0.1%に設定すると、柱状スペーサー21の頂部面積は $24.3\mu\text{m}^2$ になる。この柱状スペーサー21の

頂部面積を実現する場合は柱状スペーサー21の形状を四角形にする場合は、 $5\mu\text{m}\times5\mu\text{m}$ となる。

【0078】実際には、このように微小面積の柱状スペーサー21を形成するのは困難であるため、複数画素に1つ大きな柱状スペーサー21を形成する等の工夫が必要になる。例えば図7において、6画素に対して1つの柱状スペーサー21を形成する場合には、 $270\mu\text{m}\times90\mu\text{m}\times6$ 画素に対して柱状スペーサー21の面積比が0.01%であるから、柱状スペーサー21の頂部面積は $146\mu\text{m}^2$ になり、 $15\mu\text{m}\times10\mu\text{m}$ の柱状ス

ペーサー21の頂部面積で良いことになり、実際に形成しやすい柱状スペーサー21の頂部面積が可能である。

【0079】図7において、21は柱状スペーサー、14、16、15はそれぞれ赤色層（R）、緑色層（G）、青色層（B）のストライプパターンである。RGB画素の3色の内、G色だけに市松状に柱状スペーサー21を配置している。図7ではG色であるが、RGB画素の3色の内の任意の1色の市松配置でよい。

【0080】（実施形態3）図8は、本発明の実施形態例3におけるCF基板上での柱状スペーサーの配置を示す図である。

【0081】図8に示す本発明の実施形態例3と図7に示す実施形態2との違いは、柱状スペーサー21自体は、RGB画素の3色の内、G色すべてに配置するが、柱状スペーサー21の構造をAとBの2種類用意し、適宜選択して設けるようにしたものである。

【0082】図9は、柱状スペーサーAとBの断面を示す図である。図9において、BM層17とオーバーコート11を省略している。

【0083】柱状スペーサーAは実施形態1の柱状スペーサー21と同じ構造であり、RGBの色重ねから構成されている。柱状スペーサーBはGBのみの色重ねから構成されている。このため、柱状スペーサーA、Bの高さは、柱状スペーサーAの方が柱状スペーサーBより高くなる。

【0084】これは、複数画素に対して疎らに柱状スペーサーを配置する場合、柱状スペーサーと柱状スペーサーの間隔が開き、シール焼成の圧力、液晶注入後の加圧封孔時の圧力に対して柱状スペーサーと柱状スペーサーの間のガラスの撓み変形によるギャップムラが発生する

場合があるため、撓みを減らすため柱状スペーサーの高さが低い柱状スペーサーを間に挿入したものである。

【0085】なお、柱状スペーサーを配置しているのは、この図ではG色であるが、RGB画素の3色の内の任意の1色の市松配置でよい。

【0086】（実施形態4）

【0087】本発明の実施形態例1~3では、ギャップムラと下辺黄色ムラに対して最適な柱状スペーサーの面積比を設定する例を示している。このような場合、柱状スペーサーが変形しやすいためパネルの表示面を指で突つくような動作を行うと、瞬間的なパネルのギャップ変化により表示がゆがむ場合がある。

【0088】これを抑えるためには柱状スペーサーの面積比を大きくすると、パネルが剛直になり、指で突つくような動作ではギャップ変化が起こらず表示の歪みも生じない。しかしながら、柱状スペーサーの面積比を大きくすると、下辺白ムラが発生するという問題がある。

【0089】そこでパネルが剛直にしつつ下辺白ムラを防止するために、表示面以外の領域にギャップ大の領域を形成することにより下辺白ムラを防止する必要がある。

【0090】図10は前述した本発明の実施形態1~3におけるシール部近傍を示す断面図であり、シール材23の両側（表示面の内外）に柱状スペーサー21をそれぞれ配置している。このため、シール焼成時に表示面外側、すなわち図のシール材23の右側の柱状スペーサー21が潰れないため、シール材23内のスペーサー22が支点となり、てこの原理によって図のシール材23の左側、すなわち表示面側の基板6、13のギャップが大きくなることがなく、ギャップムラが生じにくくなる。

【0091】これに対して本発明の実施形態4は図11に示すように、シール材23の左側（表示面）のみに柱状スペーサー21を配置している。

【0092】シール焼成時にシール材23の右側部分が潰れることとなり、シール材23内のスペーサー22が支点となり、てこの原理によって、左側の表示面がギャップ大になるギャップムラが発生する。

【0093】ここで、表示面がシール材23から離れている場合には表示として見えないため問題とならない。このようなギャップ大の部分は、表示面の四辺のシール材23の近傍に形成される。

【0094】このようなギャップ大の部分が形成されると、高温時に重力により液晶10がパネル下部に下降しようとするが、ギャップ大の部分が液晶溜めとなって下降する液晶を減らして、結果として下辺白ムラが発生しなくなる。

【0095】

【発明の効果】以上説明したように本発明によれば、均一な表示画面を得るとともに、高温時に画面下部に液晶が溜まってパネルギャップが厚くなることによって発生

するギャップムラの発生を防止することができる。

【図面の簡単な説明】

【図1】本発明の実施形態1に係る液晶表示装置を示す図であって、図2のA-A線断面図である。

【図2】緑色層のカラーフィルターの部分を断面した図である。

【図3】薄膜トランジスタ（TFT）を示す平面図である

【図4】偏光板の偏光透過軸を説明する図である。

【図5】液晶分子の明状態、暗状態を示す図である。

【図6】柱状スペーサーの配置及び設置密度と、高温時に画面下部に液晶が溜まることによって下部のパネルギャップが厚くなることにより発生するムラ（下辺白ムラ）の発生との関係を示す図である。

【図7】本発明の実施形態例2におけるCF基板上での柱状スペーサーの配置を示す図である。

【図8】本発明の実施形態例3におけるCF基板上での柱状スペーサーの配置を示す図である。

【図9】柱状スペーサーの断面を示す図である。

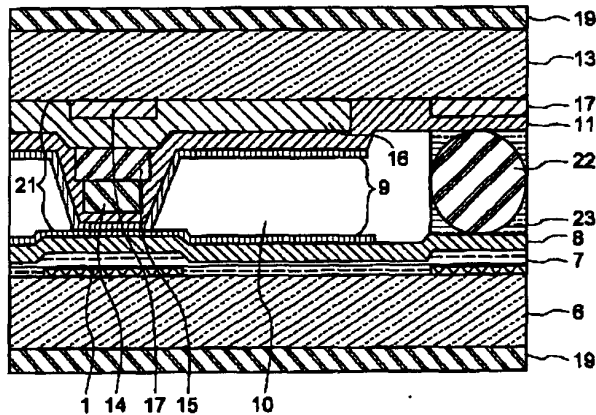
【図10】本発明の実施形態1～3におけるシール部近傍を示す断面図である。

【図11】本発明の実施形態4におけるシール部近傍を示す断面図である。

【符号の説明】

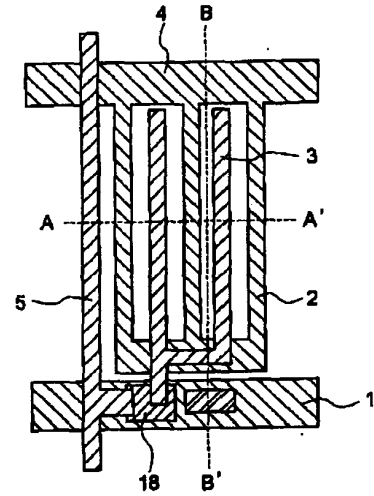
- 1 ゲート電極
- 2 共通電極
- 3 画素電極
- 4 柱状スペーサー接触部
- 5 ドレイン電極
- 6 TFT基板
- 7 ゲート絶縁膜
- 8 TFT保護膜
- 9 配向膜
- 10 液晶
- 11 オーバーコート
- 13 CF基板
- 14 赤色層
- 15 青色層
- 16 緑色層
- 17 BM層
- 18 TFT
- 19 偏光板
- 21 柱状スペーサー
- 22 シール内スペーサー
- 23 シール材
- 24 補助シール材
- 25 注入口

【図1】

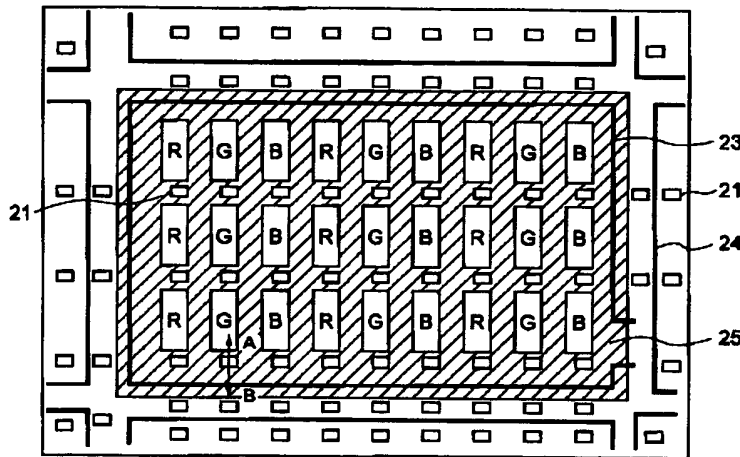


- | | | |
|---------|---------|-------------|
| 1 ゲート電極 | 8 TFT基板 | 7 ゲート絶縁膜 |
| 8 保護膜 | 9 配向膜 | 10 液晶 |
| 13 CF基板 | 14 赤色層 | 15 青色層 |
| 17 BM層 | 19 偏光板 | 21 柱状スペーサ |
| 23 シール材 | | 22 シール内スペーサ |

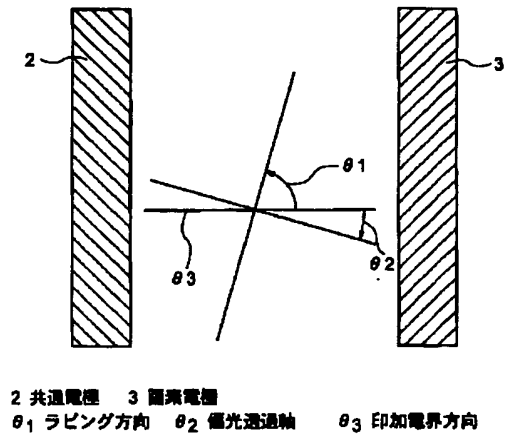
【図3】



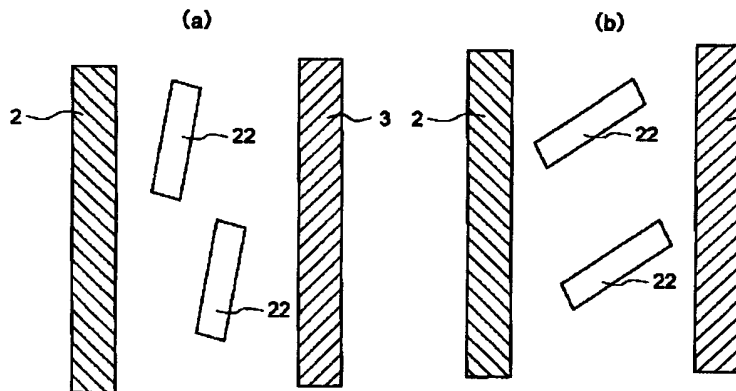
【図2】



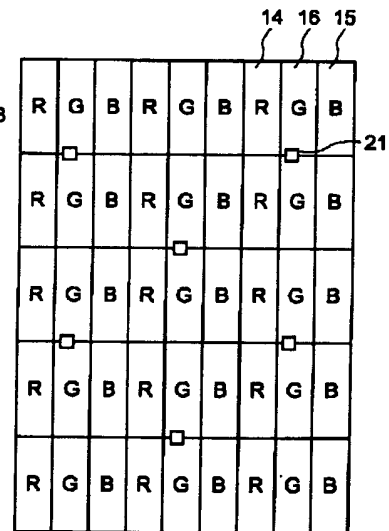
【図4】



【図5】

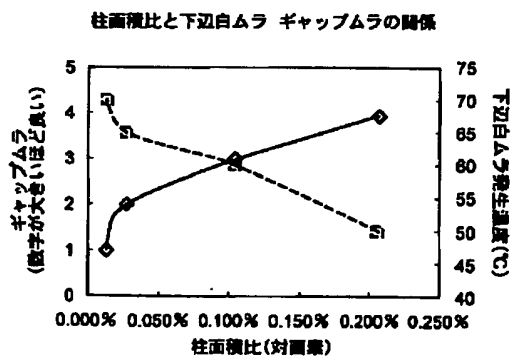


【図7】

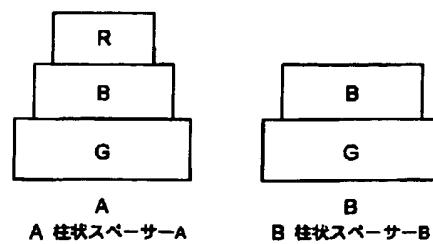


14 赤色層 16 緑色層 15 青色層
 21 柱状スペーサー

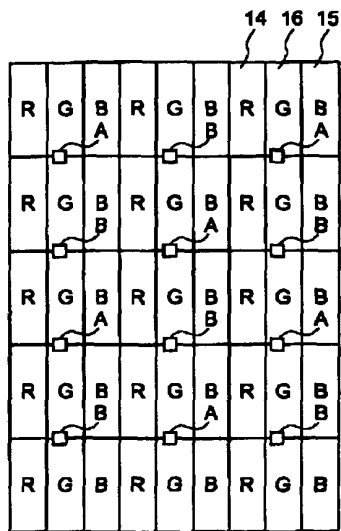
【図6】



【図9】

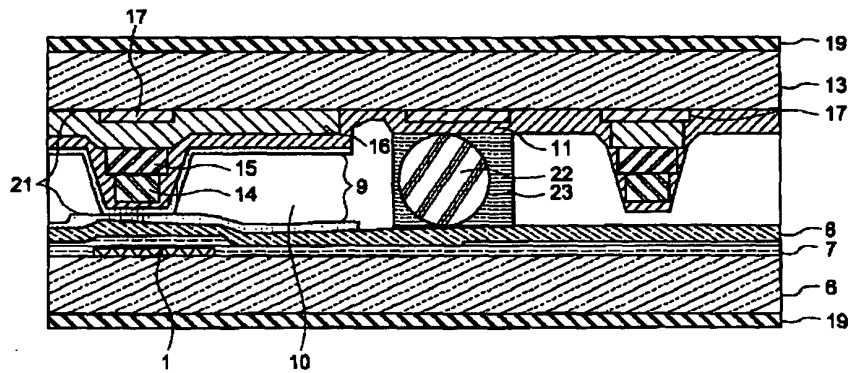


【図8】



14 赤色層 16 緑色層 15 青色層
A 柱状スペーサ-A B 柱状スペーサ-B

【図10】



【図11】

